

3 uplet Copy

\$



ATTORNEY'S DOCKET NO.: S1022.81025US00

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: Céline MAS, Eric BENOIT, Olivier SCOUARNEC and Olivier LE BRIZ  
Serial No.: 10/622,368  
Filed: July 18, 2003  
For: DISPLAY OF AN IMAGE ON AN ARRAY SCREEN BY SELECTIVE ADDRESSING OF SCREEN LINES

Examiner: Unassigned  
Art Unit: 2627

Confirmation No. 5360

Box Missing Parts  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir/Madam:

Transmitted herewith for filing is/are the following document(s):

- ☒ Notice to File Missing Parts
- ☒ Declaration and Power of Attorney
- ☒ Certified Copy of French Priority Application No. 02 09228
- ☒ Return Post Card

If the enclosed papers are considered incomplete, the Mail Room and/or the Application Branch is respectfully requested to contact the undersigned collect at (617) 720-3500, Boston, Massachusetts.

The enclosed check includes a \$770.00 filing fee and \$130.00 surcharge for a total of \$900.00. If the fee is insufficient, the balance may be charged to the account of the undersigned, Deposit Account No. 23/2825. A duplicate of this sheet is enclosed.

**CERTIFICATE OF MAILING UNDER 37 C.F.R. §1.8(a)**

I hereby certify that this document is being placed in the United States mail with first-class postage attached, addressed to the Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on October 30, 2003.

Attorney Docket No.: S1022.81025US00  
X12/20/03

Respectfully submitted,

*Céline Mas et al., Applicants*

By:   
James H. Morris  
Reg. No.: 34,681  
WOLF, GREENFIELD & SACKS, P.C.  
600 Atlantic Avenue  
Boston, Massachusetts 02210  
Tel. (617) 720-3500





# BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

## COPIE OFFICIELLE

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le 04 AOÛT 2003

Pour le Directeur général de l'Institut  
national de la propriété industrielle  
Le Chef du Département des brevets

Martine PLANCHE

INSTITUT  
NATIONAL DE  
LA PROPRIÉTÉ  
INDUSTRIELLE

SIEGE  
26 bis, rue de Saint Petersburg  
75800 PARIS cedex 08  
Téléphone : 33 (0)1 53 04 53 04  
Télécopie : 33 (0)1 53 04 45 23  
www.inpi.fr





26 bis, rue de Saint Pétersbourg  
75800 Paris Cedex 08  
Téléphone : 01 53 04 53 04 Télécopie : 01 42 94 86 54

# BREVET D'INVENTION CERTIFICAT D'UTILITÉ

Code de la propriété intellectuelle-Livre VI



## REQUÊTE EN DÉLIVRANCE 1/2

Réservé à  
L'INPI

Cet imprimé est à remplir lisiblement à l'encre noire

<b>REMISE DES PIÈCES</b> DATE <b>19 JUIL 2002</b> LIEU <b>38 INPI GRENOBLE</b> N° D'ENREGISTREMENT <b>0209228</b> NATIONAL ATTRIBUÉ PAR L'INPI DATE DE DÉPÔT ATTRIBUÉE <b>19 JUIL. 2002</b> PAR L'INPI		<b>1</b> NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE À QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE  <b>Cabinet Michel de Beaumont</b> <b>1 rue Champollion</b> <b>38000 GRENOBLE</b>	
<b>Vos références pour ce dossier</b> (facultatif) B5611			
<b>Confirmation d'un dépôt par télécopie</b> <input type="checkbox"/> N° attribué par l'INPI à la télécopie			
<b>2 NATURE DE LA DEMANDE</b>		<b>Cochez l'une des 4 cases suivantes</b>	
Demande de Brevet		<input checked="" type="checkbox"/>	
Demande de certificat d'utilité		<input type="checkbox"/>	
Demande divisionnaire		<input type="checkbox"/>	
<i>Demande de brevet initiale</i> <i>ou demande de certificat d'utilité initiale</i>		N° _____ Date / / N° _____ Date / /	
Transformation d'une demande de brevet européen		<input type="checkbox"/>	
<i>Demande de brevet initiale</i>		N° _____ Date / /	
<b>3 TITRE DE L'INVENTION (200 caractères ou espaces maximum)</b>  AFFICHAGE D'UNE IMAGE SUR UN ÉCRAN MATRICIEL PAR ADRESSAGE SÉLECTIF DE LIGNES DE L'ÉCRAN			
<b>4 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE FRANÇAISE</b>		Pays ou organisation _____ Date _____ N° _____ Pays ou organisation _____ Date / / _____ N° _____ Pays ou organisation _____ Date / / _____ N° _____ <input type="checkbox"/> S'il y a d'autres priorités, cochez la case et utilisez l'imprimé "Suite"	
<b>5 DEMANDEUR</b>		<input type="checkbox"/> S'il y a d'autres demandeurs, cochez la case et utilisez l'imprimé "Suite"	
Nom ou dénomination sociale		STMicroelectronics SA	
Prénoms			
Forme juridique		Société anonyme	
N° SIREN			
Code APE-NAF			
ADRESSE	Rue	29, Boulevard Romain Rolland	
	Code postal et ville	92120	MONTRouGE
Pays		FRANCE	
Nationalité		Française	
N° de téléphone (facultatif)			
N° de télécopie (facultatif)			
Adresse électronique (facultatif)			

Réservé à  
 L'INPI

## REMISE DES PIÈCES

 DATE 19 JUIL 2002  
 LIEU 38 INPI GRENOBLE  
 N° D'ENREGISTREMENT 0209228  
 NATIONAL ATTRIBUÉ PAR L'INPI

## Vos références pour ce dossier :

(facultatif) B5611

**6 MANDATAIRE**

Nom

Prénom

Cabinet ou Société

Cabinet Michel de Beaumont

N° de pouvoir permanent et/ou  
de lien contractuel

ADRESSE

Rue

1 Rue Champollion

Code postal et ville

38000

GRENOBLE

N° de téléphone (facultatif)

04.76.51.84.51

N° de télécopie (facultatif)

04.76.44.62.54

Adresse électronique (facultatif)

cab.beaumont@wanadoo.fr

**7 INVENTEUR (S)**

Les inventeurs sont les demandeurs

☐ Oui☒ Non

Dans ce cas fournir une désignation d'inventeur (s) séparée

**8 RAPPORT DE RECHERCHE**

Uniquement pour une demande de brevet (y compris division et transformation)

Établissement immédiat  
ou établissement différé☒☐

Paiement échelonné de la redevance

Paiement en trois versements, uniquement pour les personnes physiques

☐ Oui☒ Non**9 RÉDUCTION DU TAUX DES REDEVANCES**

Uniquement pour les personnes physiques

☐ Requête pour la première fois pour cette invention (joindre un avis de non-imposition)☐ Requête antérieurement à ce dépôt (joindre une copie de la décision d'admission pour cette invention ou indiquer sa référence) :Si vous avez utilisé l'imprimé "Suite", indiquez  
le nombre de pages jointes**10 SIGNATURE DU DEMANDEUR  
OU DU MANDATAIRE**  
(Nom et qualité du signataire)Michel de Beaumont  
Mandataire n° 92-1016VISA DE LA PREFECTURE  
OU DE L'INPI

D.R.G.R.

**AFFICHAGE D'UNE IMAGE SUR UN ÉCRAN MATRICIEL PAR ADRESSAGE  
SÉLECTIF DE LIGNES DE L'ÉCRAN**

La présente invention concerne un procédé et un dispositif d'affichage d'une image sur un écran matriciel par activation de pixels de l'écran disposés en lignes et en colonnes.

5           La présente invention trouve une application notamment pour les écrans matriciels dans lesquels chaque pixel est constitué d'une diode électroluminescente, par exemple de nature organique ou polymère (écran du type OLED de l'anglais Organic Light Emetting Display, ou PLED de l'anglais Polymer Light  
10 Emetting Display). Les cathodes des diodes d'une même ligne sont reliées à une électrode de ligne et les anodes des diodes d'une même colonne sont reliées à une électrode de colonne.

L'affichage d'une image sur l'écran, selon les standards habituellement utilisés, est obtenu par l'affichage  
15 d'une trame ou de deux trames successives. Lors de l'affichage d'une trame, l'adressage d'un écran matriciel se fait ligne après ligne par l'intermédiaire d'un circuit de commande de lignes (communément appelé driver lignes). Dans le cas d'un écran matriciel à diodes, l'électrode de ligne de la ligne  
20 active peut être reliée à la masse alors que les autres électrodes de ligne peuvent être laissées à haute impédance ou

être reliées à un potentiel élevé. Parallèlement, l'information correspondant à l'activation ou à la non activation des pixels de la ligne sera transmise par les électrodes de colonne par l'intermédiaire d'un circuit de commande de colonnes  
5 (communément appelé driver colonnes) qui injecte ou non un courant dans chaque électrode de colonne de manière à allumer ou non le pixel de la colonne.

Il se peut qu'aucun pixel d'une ou de plusieurs lignes ne soit allumé lors de l'affichage de plusieurs trames  
10 successives, par exemple dans certaines applications pour des écrans de téléphones portables ou des écrans d'agendas électroniques. Or, de telles lignes seront toutefois activées lors de l'adressage successif de toutes les lignes de l'écran. L'énergie nécessaire au circuit de commande de lignes pour  
15 adresser des lignes où aucun pixel n'est allumé est alors inutilement dépensée.

En outre, dans le cas d'un écran matriciel à diodes électroluminescentes, lors de l'activation d'une ligne, il y a souvent une étape préalable de précharge de toutes les diodes de  
20 la ligne à une tension voisine de la tension de seuil. L'allumage éventuel des diodes peut alors être obtenu plus rapidement. Dans le cas où aucun pixel de la ligne n'est à activer, l'énergie requise pour l'étape de précharge est dépensée inutilement.

25 La présente invention vise un procédé et un dispositif d'affichage d'une image sur un écran matriciel par activation de pixels de l'écran disposés en lignes et en colonnes permettant de réaliser une économie d'énergie.

La présente invention vise également un procédé et un  
30 dispositif d'affichage d'une image sur un écran matriciel à diodes permettant d'améliorer la durée de vie des pixels de l'écran.

Pour atteindre ces objets, la présente invention prévoit un procédé d'affichage d'une image sur un écran  
35 matriciel par activation de pixels de l'écran disposés en lignes



et en colonnes, chaque pixel d'une même ligne correspondant à un point mémoire d'une même rangée d'une mémoire, ledit point mémoire étant mis à un état d'activation lorsque le pixel correspondant est à activer, comprenant les étapes consistant à  
5 identifier, parmi des ensembles de rangées de la mémoire, les ensembles de rangées pour lesquels au moins un point mémoire d'une rangée de l'ensemble est à l'état d'activation ; et sélectionner successivement les seules lignes correspondant aux rangées des ensembles de rangées identifiées pour l'activation de  
10 pixels.

Selon un mode de réalisation de l'invention, la première étape comprend les étapes consistant à mettre, pour chaque rangée de la mémoire, un point mémoire d'une mémoire  
15 auxiliaire à l'état d'activation si au moins un point mémoire de la rangée est à l'état d'activation ; déterminer les points mémoires de la mémoire auxiliaire à l'état d'activation ; et identifier les blocs de rangées correspondant auxdits points mémoires de la mémoire auxiliaire à l'état d'activation.

Selon un mode de réalisation de l'invention, la  
20 première étape comprend les étapes consistant à mettre, pour chaque rangée de la mémoire, un point mémoire d'une mémoire auxiliaire à l'état d'activation si un point mémoire de la rangée est mis à l'état d'activation ; déterminer les points mémoires de la mémoire auxiliaire à l'état d'activation ; et  
25 identifier les blocs de rangées correspondant auxdits points mémoires de la mémoire auxiliaire à l'état d'activation.

Selon un mode de réalisation de l'invention, le procédé comprend, en outre, les étapes consistant à lire, pour chaque rangée sélectionnée, les états des points mémoires de la  
30 rangée sélectionnée ; et mettre un point mémoire de la mémoire auxiliaire à l'état d'inactivation si tous les points mémoires de la rangée sont à l'état d'inactivation.

Selon un mode de réalisation de l'invention, le procédé comprend, en outre, avant la seconde étape, les étapes  
35 consistant à déterminer un signal d'horloge de lecture à partir

du nombre d'ensembles de rangées identifiées, les lignes de l'écran étant sélectionnées à la fréquence dudit signal d'horloge de lecture.

5 Selon un mode de réalisation de l'invention, la fréquence du signal d'horloge de lecture multipliée par le nombre total de rangées des ensembles de rangées identifiées est sensiblement constante.

10 Selon un mode de réalisation de l'invention, lorsqu'un ensemble de rangées a comporté au moins un point mémoire à l'état d'activation pour l'affichage d'une image déterminée, on sélectionne, au moins pour l'affichage de l'image suivante, les lignes de l'écran correspondant audit ensemble de rangées même si tous les points mémoires dudit ensemble de rangées sont à l'état d'inactivation.

15 La présente invention prévoit également un dispositif d'affichage d'une image sur un écran matriciel par activation de pixels de l'écran disposés en lignes et en colonnes, comprenant une mémoire principale, chaque pixel d'une même ligne de l'écran correspondant à un point mémoire d'une même rangée de la mémoire  
20 principale, ledit point mémoire étant mis à un état d'activation lorsque le pixel correspondant est à activer ; un moyen d'adressage pour fournir successivement des adresses de rangées de la mémoire principale ; un moyen de lecture, recevant lesdits identifiants successifs, et adapté à lire, pour chaque adresse,  
25 les états des points mémoires de la rangée correspondante ; un circuit de commande de lignes pour sélectionner des lignes de l'écran à partir des adresses ; et un circuit de commande de colonnes pour activer des pixels des lignes sélectionnées, comprenant en outre un moyen d'identification, parmi des  
30 ensembles de rangées de la mémoire, des ensembles de rangées pour lesquels au moins un point mémoire d'une rangée de l'ensemble est à l'état d'activation, et en ce que le moyen d'adressage est adapté à fournir successivement les adresses des rangées des ensembles de rangées identifiées.

Selon un mode de réalisation de l'invention, le dispositif comprend un moyen pour fournir un signal de commande de lecture transmis au moyen d'adressage, dont la fréquence dépend du nombre total de rangées des ensembles de rangées  
5 identifiés.

Selon un mode de réalisation de l'invention, le dispositif comprend en outre une mémoire auxiliaire reliée au moyen d'identification et dont chaque point mémoire est associé à une rangée de la mémoire principale et est à l'état  
10 d'activation si un point mémoire de la rangée correspondante est à l'état d'activation.

Ces objets, caractéristiques et avantages, ainsi que d'autres de la présente invention seront exposés en détail dans la description suivante de modes de réalisation particuliers  
15 faite à titre non-limitatif en relation avec les figures jointes parmi lesquelles :

la figure 1 représente, de façon schématique, un premier mode de réalisation d'un dispositif d'affichage d'une image sur un écran matriciel ; et  
20

la figure 2 représente, de façon schématique, un second mode de réalisation du dispositif d'affichage.

La figure 1 représente un écran matriciel 10 dont chaque case 12 correspond à un pixel. Il peut s'agir d'un écran matriciel à diodes où chaque pixel est constitué d'une diode  
25 électroluminescente par exemple organique ou polymère. Des pixels allumés sont symbolisés par une croix 14. L'adressage des pixels 12 est réalisé par un circuit de commande de lignes 16 (ROW DRIVERS), et un circuit de commande de colonnes 18 (COLUMN DRIVERS).

30 Chaque pixel 12 est associé à un point mémoire 19 d'une mémoire principale 20, par exemple une mémoire RAM. Les points mémoires 19 sont disposés en Y rangées et en X colonnes et peuvent être mis à l'état 0 ou à l'état 1 par l'intermédiaire d'une interface d'écriture 22 (WRITING INTERFACE) qui reçoit des  
35 données à inscrire  $W_{DATA}$  ainsi que les adresses  $W_{ADDRESS}$  de ces

données. L'interface d'écriture 22 est commandée par un signal d'horloge d'écriture  $W_{CLK}$ . La trame à afficher sur l'écran 10 est stockée au préalable sous forme numérique dans la mémoire principale 20. A titre d'exemple, un point mémoire 19 est mis à 1 lorsque le pixel 12 correspondant de l'écran 10 est à allumer, et mis à 0 dans le cas contraire.

Les états de tous les points mémoires 19 d'une rangée peuvent être lus par une interface de lecture 24 (READING INTERFACE) à la fréquence d'un signal d'horloge de lecture  $R_{CLK}$ .  
10 L'interface de lecture 24 reçoit un signal d'adressage  $R_{ADDRESS}$  indiquant la rangée de la mémoire principale 20 à lire. L'interface de lecture 24 fournit alors au circuit de commande de colonnes 18 des données  $R_{DATA}$  représentant les états des points mémoires 19 de la rangée d'adresse  $R_{ADDRESS}$ . Le circuit  
15 de commande de lignes 16 reçoit également un signal d'adresse  $ADDRESS$  correspondant à l'image du  $R_{ADDRESS}$  fournie par un décodeur 26 et qui permet l'activation de la ligne de l'écran 10 associée à la rangée d'adresse  $R_{ADDRESS}$  de la mémoire principale 20. Le circuit de commande de lignes 16 active alors la ligne de  
20 l'écran 10 correspondant à l'adresse  $ADDRESS$  et le module de commande de colonnes 16 allume ou non les pixels 12 de la ligne activée en fonction des données  $R_{DATA}$ .

Le dispositif d'affichage comprend une mémoire auxiliaire 28 comportant Y points mémoires. Dans le mode de  
25 réalisation illustré en figure 1, les mémoires principale 20 et auxiliaire 28 sont conçues de telle façon qu'un point mémoire de la mémoire auxiliaire 28, associé à une rangée de la mémoire principale 20, est à 0 si tous les points mémoires de la rangée sont à 0 et est à un 1 si au moins un point mémoire de la rangée  
30 est à un 1.

Les Y rangées de la mémoire principale 20 sont regroupées en A blocs comprenant chacun N rangées successives. A partir de l'état des points mémoires de la mémoire auxiliaire 28, un module de décision 30 détermine, parmi les A blocs de  
35 rangées, K blocs de rangées dits "actifs" comportant chacun au

moins un point mémoire à l'état 1. L'entier K peut être nul si tous les points mémoires de la mémoire principale 20 sont à 0. Le module de décision 30 peut consister en un registre à A points mémoires, chaque point mémoire étant mis à 1 si le bloc  
5 de rangées correspondant est "actif". Un module de détection d'adresse 32 (ADDRESS DETECTION) détermine, à partir de données fournies par le module de décision 30, une liste des adresses des rangées de la mémoire principale 20 appartenant aux K blocs de rangées "actifs".

10 Le module de décision 30 et le module de détection d'adresse 32 sont commandés par un signal d'horloge de trame  $F_{CLK}$  dont la fréquence correspond à la fréquence d'affichage d'une trame sur l'écran 10.

Le module de détection d'adresse 32 commande un  
15 compteur d'adresse 34 qui fournit, à la fréquence du signal d'horloge de lecture  $R_{CLK}$ , les adresses  $R_{ADDRESS}$  des rangées des K blocs de rangées "actifs". Le compteur d'adresses 34 transmet les adresses  $R_{ADDRESS}$  dans un ordre tel que les lignes de l'écran 10 sont activées, par exemple, du haut vers le bas de  
20 l'écran.

En conséquence, lors de l'affichage de la trame correspondant aux données inscrites dans la mémoire principale 20, l'interface de lecture 24 reçoit, à la fréquence du signal d'horloge de lecture  $R_{CLK}$ , les adresses successives  $R_{ADDRESS}$   
25 correspondant seulement aux rangées de la mémoire principale 20 appartenant aux K blocs de rangées "actifs", c'est-à-dire pour lesquels au moins un point mémoire de la mémoire principale 20 est à 1.

Parallèlement, le compteur d'adresse 34 transmet, par  
30 l'intermédiaire du décodeur 26, les adresses au module de commande de lignes 16. Par conséquent, le circuit de commande de lignes 16 active seulement les lignes de l'écran 10 qui sont associées à une rangée de la mémoire principale 20 appartenant à l'un des K blocs de rangées "actifs". Selon le premier mode de  
35 réalisation de l'invention, lors de l'affichage d'une trame, les

lignes de l'écran 10 correspondant à des rangées de la mémoire principale 20 appartenant à un bloc de rangées dont tous les points mémoires sont à 0 ne sont pas activées. On réalise ainsi une économie d'énergie.

5           Il est souhaitable que la fréquence d'affichage de la trame reste sensiblement constante quelque soit le nombre de lignes de l'écran 10 activées lors de l'affichage d'une trame. Pour ce faire, avant le début de l'affichage d'une trame, le module de décision 30 transmet à un module de conversion 36  
10 (CONVERSION) un signal indiquant quels sont les K blocs de rangées "actifs". Le module de conversion 36 détermine un facteur multiplicatif par lequel la fréquence d'un signal d'horloge interne  $I_{CLK}$  au dispositif d'affichage doit être multipliée pour obtenir la fréquence du signal d'horloge de  
15 lecture  $R_{CLK}$  adéquate afin que la fréquence du signal d'horloge de trame  $F_{CLK}$  soit sensiblement constante. Le module de conversion 36 transmet la valeur du facteur multiplicatif à un compteur de lignes 38 (ROW COUNTER) qui fournit à partir du signal d'horloge interne  $I_{CLK}$  le signal d'horloge de lecture  
20  $R_{CLK}$ . Le signal d'horloge de lecture  $R_{CLK}$  est transmis notamment au compteur 34 et à l'interface de lecture 24. Le signal d'horloge de lecture  $R_{CLK}$  est également transmis à un compteur de trame 40 (FRAME COUNTER) qui fournit le signal d'horloge de trame  $F_{CLK}$ .

25           Généralement, on cherche à obtenir une fréquence de trame  $F_{CLK}$  autour de 60 hertz ou autour de 120 hertz selon les standards utilisés. Étant donné les calculs numériques réalisés par le module de conversion 36, le compteur de ligne 38, et le compteur de trame 40, les variations de la fréquence du signal  
30 d'horloge de trame  $F_{CLK}$  restent inférieures à 2%. Par exemple, pour un écran matriciel de 64 lignes et 128 colonnes, les variations de la fréquence d'horloge de trame  $F_{CLK}$  sont inférieures à 1,25%.

35           La figure 2 représente un second mode de réalisation du dispositif d'affichage selon l'invention.

L'interface d'écriture 22 est reliée à la mémoire auxiliaire 28 qui n'est pas liée à la mémoire principale 20. A chaque fois que l'interface d'écriture 22 met à 1 un point mémoire 19 d'une rangée de la mémoire principale 20, elle transmet à la mémoire auxiliaire 28 un signal de sorte que le point mémoire de la mémoire auxiliaire 28 associé à ladite rangée est mis à 1. Dans le cas où l'interface d'écriture 22 met un point mémoire de la mémoire principale 20 à 0, aucun signal n'est transmis à la mémoire auxiliaire 28.

10 L'interface de lecture 24 est également reliée à la mémoire auxiliaire 28. Lors de l'affichage d'une trame, l'interface de lecture 24, recevant une adresse RADDRESS correspondant à une rangée de la mémoire principale 20, détermine si au moins un point mémoire de ladite rangée est à 1. Dans l'affirmative, l'interface de lecture 24 transmet à la mémoire auxiliaire 28 un signal de sorte que le point mémoire de la mémoire auxiliaire 28 associé à ladite rangée lue est mis à 1 ou ne transmet aucun signal à la mémoire auxiliaire 28.

Dans le cas où tous les pixels de la rangée d'adresse RADDRESS de la mémoire principale 20 sont à zéro, l'interface de lecture 24 transmet à la mémoire auxiliaire 28 un signal de sorte que le point mémoire de la mémoire auxiliaire 28 correspondant à ladite rangée est mis à zéro.

Dans le second mode de réalisation selon l'invention, les modifications des états des points mémoires de la mémoire auxiliaire 28 sont donc réalisées à deux étapes différentes. En effet, l'interface d'écriture permet d'indiquer qu'un point mémoire est mis à l'état 1 et donc que le bloc de rangées auquel appartient ledit point mémoire doit être sélectionné lors de l'affichage. L'interface de lecture 24 permet éventuellement de déterminer que tous les points mémoires d'un bloc de rangées sont à 0, et donc que les lignes associées à ce bloc ne seront pas activées lors de l'affichage de la trame suivante si les points mémoires des rangées dudit bloc de rangées sont

maintenues à 0. Le deuxième mode de réalisation permet l'utilisation d'une mémoire principale 20 classique.

Selon une variante des deux modes de réalisation, lorsqu'au moins l'un des points mémoires de la mémoire  
5 auxiliaire 28 associés à un bloc de rangées est à 1, et donc que le bloc est "actif", et que, lors de l'affichage de la trame suivante, tous les points mémoires du bloc sont à 0, le module de décision 30 peut décider de maintenir le bloc "actif". Les lignes correspondantes de l'écran 10 seront donc activées lors  
10 de l'affichage de la trame suivante. Ceci permet d'éviter des changements trop fréquents d'activation et d'inactivation des lignes de l'écran 10. Le maintien à l'état "actif" d'un bloc de rangées ne comportant que des points mémoires à 0 peut éventuellement s'étendre sur plusieurs trames successives.

15 La présente invention permet de réaliser une économie d'énergie en réduisant le nombre de lignes de l'écran activées dans le cas où tous les pixels de certaines lignes sont éteints. Dans le cas d'un écran matriciel à diodes pour lequel une précharge des diodes est réalisée avant l'allumage des pixels,  
20 la présente invention permet d'éviter les charges et décharges de lignes où tous les pixels sont éteints.

En outre, la présente invention permet d'augmenter la période du signal d'horloge de lecture  $R_{CLK}$  par rapport à un affichage dans lequel toutes les lignes de l'écran seraient  
25 systématiquement activées. Dans le cas particulier d'un écran matriciel à diodes, la luminance émise par un pixel est proportionnelle à la durée d'allumage dudit pixel. L'augmentation de la période du signal de lecture  $R_{CLK}$ , qui correspond à la durée d'activation d'une ligne de l'écran, permet alors, pour  
30 une même luminance, de diminuer l'amplitude de la commande à fournir au pixel. Ceci permet donc de diminuer encore davantage la consommation totale de l'écran matriciel et d'améliorer la durée de vie des pixels.



Bien entendu, la présente invention est susceptible de diverses variantes et modifications qui apparaîtront à l'homme de l'art.

**REVENDEICATIONS**

1. Procédé d'affichage d'une image sur un écran (10) matriciel par activation de pixels (12) de l'écran disposés en lignes et en colonnes, chaque pixel d'une même ligne correspondant à un point mémoire (19) d'une même rangée d'une  
5 mémoire (20), ledit point mémoire étant mis à un état d'activation lorsque le pixel correspondant est à activer, caractérisé en ce qu'il comprend les étapes suivantes :

          identifier, parmi des ensembles de rangées de la mémoire, les ensembles de rangées pour lesquels au moins un  
10 point mémoire d'une rangée de l'ensemble est à l'état d'activation ; et

          sélectionner successivement les seules lignes correspondant aux rangées des ensembles de rangées identifiées pour l'activation de pixels.

15           2. Procédé selon la revendication 1, dans lequel la première étape comprend les étapes suivantes :

          mettre, pour chaque rangée de la mémoire (20), un point mémoire d'une mémoire auxiliaire (28) à l'état d'activation si au moins un point mémoire (19) de la rangée est  
20 à l'état d'activation ;

          déterminer les points mémoires de la mémoire auxiliaire à l'état d'activation ; et

          identifier les blocs de rangées correspondant auxdits points mémoires de la mémoire auxiliaire à l'état d'activation.

25           3. Procédé selon la revendication 1, dans lequel la première étape comprend les étapes suivantes :

          mettre, pour chaque rangée de la mémoire (20), un point mémoire d'une mémoire auxiliaire (28) à l'état d'activation si un point mémoire (19) de la rangée est mis à  
30 l'état d'activation ;

          déterminer les points mémoires de la mémoire auxiliaire à l'état d'activation ; et

          identifier les blocs de rangées correspondant auxdits points mémoires de la mémoire auxiliaire à l'état d'activation.

4. Procédé selon la revendication 3, comprenant, en outre, les étapes suivantes :

lire, pour chaque rangée sélectionnée, les états des points mémoires (19) de la rangée sélectionnée ; et

5 mettre un point mémoire de la mémoire auxiliaire (28) à l'état d'inactivation si tous les points mémoires (19) de la rangée sont à l'état d'inactivation.

5. Procédé selon la revendication 1, comprenant, en outre, avant la seconde étape, les étapes consistant à  
10 déterminer un signal d'horloge de lecture ( $R_{CKL}$ ) à partir du nombre d'ensembles de rangées identifiés, les lignes de l'écran (10) étant sélectionnées à la fréquence dudit signal d'horloge de lecture.

6. Procédé selon la revendication 1, dans lequel la  
15 fréquence du signal d'horloge de lecture ( $R_{CKL}$ ) multipliée par le nombre total de rangées des ensembles de rangées identifiés est sensiblement constante.

7. Procédé selon la revendication 1, dans lequel, lorsqu'un ensemble de rangées a comporté au moins un point  
20 mémoire (19) à l'état d'activation pour l'affichage d'une image déterminée, on sélectionne, au moins pour l'affichage de l'image suivante, les lignes de l'écran (10) correspondant audit ensemble de rangées même si tous les points mémoires (19) dudit ensemble de rangées sont à l'état d'inactivation.

25 8. Dispositif d'affichage d'une image sur un écran matriciel (10) par activation de pixels (12) de l'écran disposés en lignes et en colonnes, comprenant :

une mémoire principale (20), chaque pixel d'une même  
ligne de l'écran correspondant à un point mémoire (19) d'une  
30 même rangée de la mémoire principale, ledit point mémoire étant mis à un état d'activation lorsque le pixel correspondant est à activer ;

un moyen d'adressage (34) pour fournir successivement des adresses de rangées de la mémoire principale ;

un moyen de lecture (24), recevant lesdits identifiants successifs, et adapté à lire, pour chaque adresse, les états des points mémoires de la rangée correspondante ;

un circuit de commande de lignes (16) pour  
5 sélectionner des lignes de l'écran à partir des adresses ; et

un circuit de commande de colonnes (18) pour activer des pixels des lignes sélectionnées,

caractérisé en ce qu'il comprend un moyen d'identification (30), parmi des ensembles de rangées de la mémoire, des  
10 ensembles de rangées pour lesquels au moins un point mémoire d'une rangée de l'ensemble est à l'état d'activation, et en ce que le moyen d'adressage est adapté à fournir successivement les adresses des rangées des ensembles de rangées identifiés.

9. Dispositif selon la revendication 8, comprenant en  
15 outre un moyen (38) pour fournir un signal de commande de lecture ( $R_{CLK}$ ) transmis au moyen d'adressage (34), dont la fréquence dépend du nombre total de rangées des ensembles de rangées identifiés.

10. Dispositif selon la revendication 8, comprenant en  
20 outre une mémoire auxiliaire (28) reliée au moyen d'identification (30) et dont chaque point mémoire est associé à une rangée de la mémoire principale (20) et est à l'état d'activation si un point mémoire (19) de la rangée correspondante est à l'état d'activation.

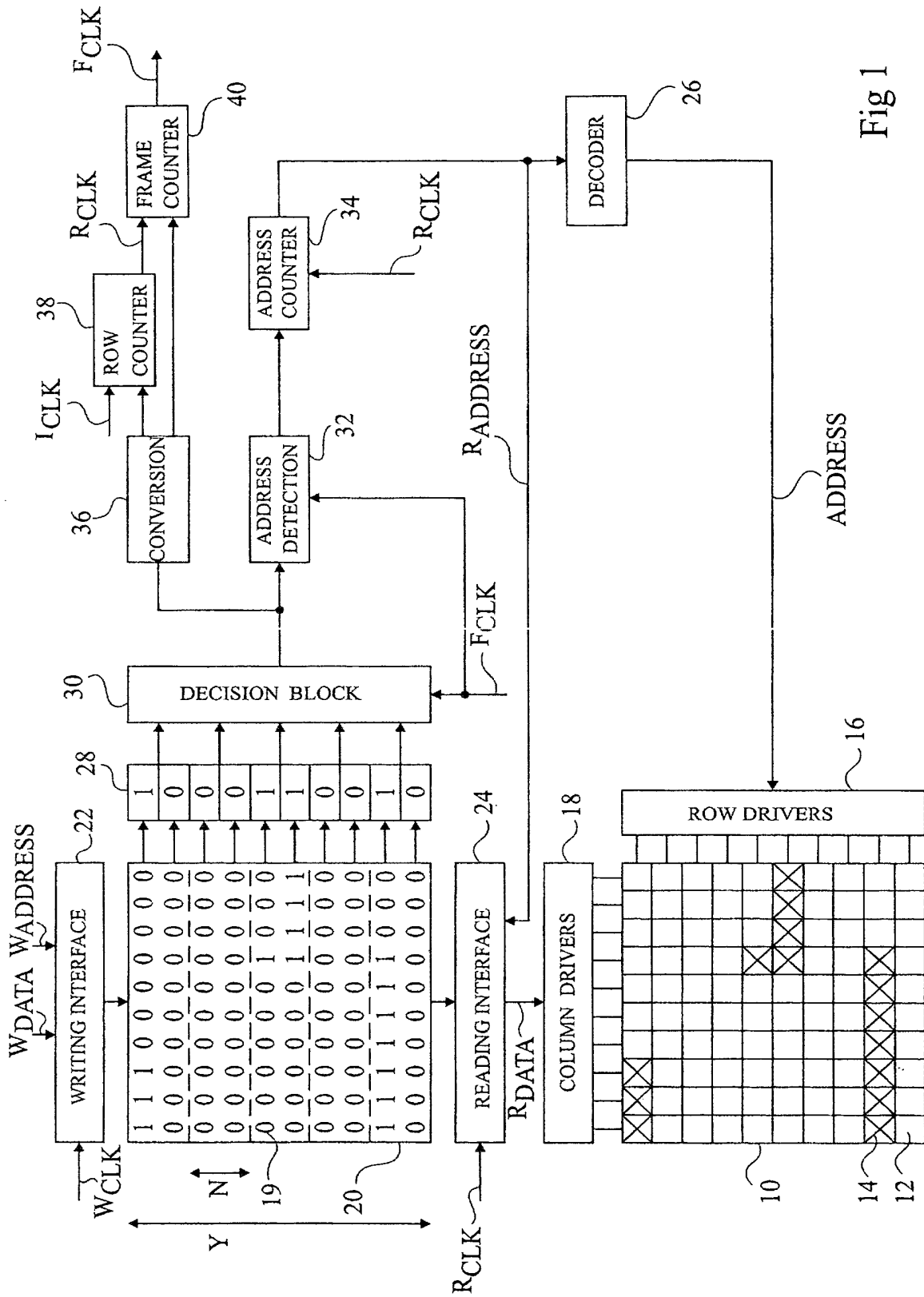
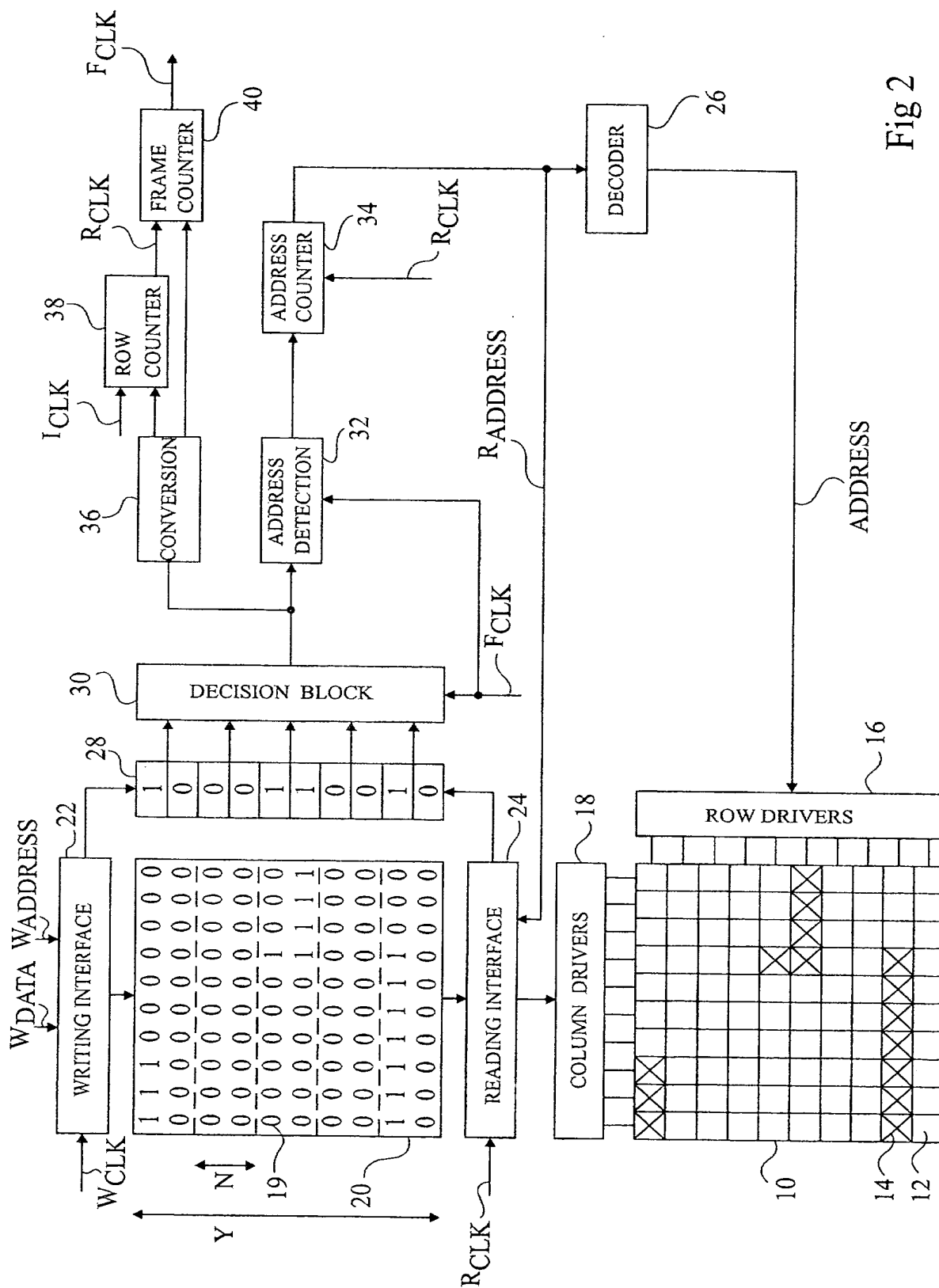


Fig 1





DÉPARTEMENT DES BREVETS  
26 bis, rue de Saint Pétersbourg  
75800 Paris Cedex 08  
Téléphone : 01 53 04 53 04 Télécopie : 01 42 94 86 54

# BREVET D'INVENTION, CERTIFICAT D'UTILITÉ

Code de la propriété intellectuelle-Livre VI



DÉSIGNATION D'INVENTEUR(S) PAGE N°1/2

(Si le demandeur n'est pas l'inventeur ou l'unique inventeur)

Cet imprimé est à remplir lisiblement à l'encre noire

Vos références pour ce dossier (facultatif)		B5611	
N° D'ENREGISTREMENT NATIONAL		0209228	
TITRE DE L'INVENTION (200 caractères ou espaces maximum)			
AFFICHAGE D'UNE IMAGE SUR UN ÉCRAN MATRICIEL PAR ADRESSAGE SÉLECTIF DE LIGNES DE L'ÉCRAN			
LE(S) DEMANDEUR(S) :			
STMicroelectronics SA			
DESIGNE (NT) EN TANT QU'INVENTEUR(S) : (Indiquez en haut à droite "Page N°1/1" S'il y a plus de trois inventeurs, utilisez un formulaire identique et numérotez chaque page en indiquant le nombre total de pages).			
Prénoms & Nom		Céline Mas	
ADRESSE	Rue	17, Allée Flora Tristan	
	Code postal et ville	38320	POISAT, FRANCE
Société d'appartenance (facultatif)			
Prénoms & Nom		Eric Benoît	
ADRESSE	Rue	Chemin du Mas	
	Code postal et ville	38950	QUAIX EN CHARTREUSE, FRANCE
Société d'appartenance (facultatif)			
Prénoms & Nom		Olivier Scouarnec	
ADRESSE	Rue	595 RN 90, Côté Jardin	
	Code postal et ville	38330	SAINT NAZAIRE LES EYMES, FRANCE
Société d'appartenance (facultatif)			
DATE ET SIGNATURE (S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom et qualité du signataire)			
Michel de Beaumont Mandataire n° 92-1016 Le 19 juillet 2002			



DÉPARTEMENT DES BREVETS  
26 bis, rue de Saint Pétersbourg  
75800 Paris Cedex 08  
Téléphone : 01 53 04 53 04 Télécopie : 01 42 94 86 54

**BREVET D'INVENTION,  
CERTIFICAT D'UTILITÉ**

Code de la propriété intellectuelle-Livre VI



**DÉSIGNATION D'INVENTEUR(S) PAGE N°2/2**

(Si le demandeur n'est pas l'inventeur ou l'unique inventeur)

Cet imprimé est à remplir lisiblement à l'encre noire

Vos références pour ce dossier (facultatif)		B5611	
N° D'ENREGISTREMENT NATIONAL		0209228	
TITRE DE L'INVENTION (200 caractères ou espaces maximum)			
AFFICHAGE D'UNE IMAGE SUR UN ÉCRAN MATRICIEL PAR ADRESSAGE SÉLECTIF DE LIGNES DE L'ÉCRAN			
LE(S) DEMANDEUR(S) :			
STMicroelectronics SA			
DESIGNE (NT) EN TANT QU'INVENTEUR(S) : (Indiquez en haut à droite "Page N°1/1" S'il y a plus de trois inventeurs, utilisez un formulaire identique et numérotez chaque page en indiquant le nombre total de pages).			
Prénoms & Nom		Olivier <u>Le Briz</u>	
ADRESSE	Rue	Le port de Saint-Gervais	
	Code postal et ville	38470	SAINT-GERVAIS, FRANCE
Société d'appartenance (facultatif)			
Prénoms & Nom			
ADRESSE	Rue		
	Code postal et ville		
Société d'appartenance (facultatif)			
Prénoms & Nom			
ADRESSE	Rue		
	Code postal et ville		
Société d'appartenance (facultatif)			
DATE ET SIGNATURE (S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom et qualité du signataire)			
Michel de Beaumont Mandataire n° 92-1016 Le 19 juillet 2002			